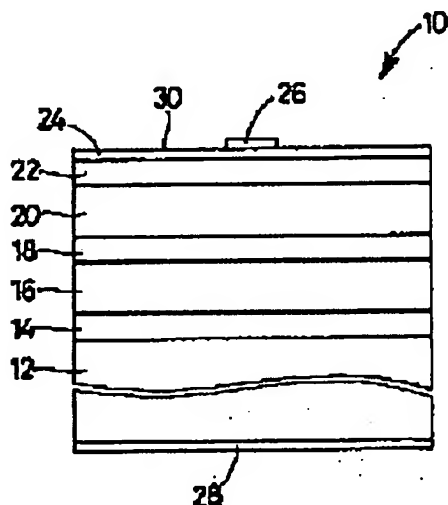


BEST AVAILABLE COPY

**ITO FILM FORMATION METHOD FOR SEMICONDUCTOR PHOTOELECTRIC ELEMENT**

Patent number: JP6188455  
Publication date: 1994-07-08 (July 8, 1994)  
Inventor: KATO TOSHIHIRO; SUZAWA HIROMOTO  
Applicant: DAIDO STEEL CO LTD  
Classification:  
- international: H01L33/00; C23C14/08; C23C14/34; C23C14/58;  
H01L31/04  
- european:  
Application number: JP19920355541 19921218  
Priority number(s): JP19920355541 19921218

Abstract not available for JP6188455



Data supplied from the esp@cenet database - Worldwide

**ENGLISH**

**JAPANESE**

**HELP**

**REPORT**

**Note: Japanese environment is required to properly display Japanese characters.  
You must install and use a TIFF image plug-in on your system in order to view image files directly.**

---

**Disclaimer:**

This English translation is produced by machine translation and may contain errors. The JPO, the INPIT, and those who drafted this document in the original language are not responsible for the result of the translation.

**Notes:**

1. Untranslatable words are replaced with asterisks (\*\*\*).
2. Texts in the figures are not translated and shown as it is.

Translated: 07:18:57 JST 01/17/2008

Dictionary: Last updated 12/14/2007 / Priority: 1. Chemistry / 2. Electronic engineering / 3. Technical term

[Document Name] Description

[Title of the Invention] The ITO film formation method for a semiconductor photoelectric element

[Claim(s)]

[Claim 1] as opposed to the semiconductor photoelectric element which changes light and electricity -- In<sub>2</sub>O<sub>3</sub>-SnO<sub>2</sub> from -- [ it is the method of forming the ITO film which changes and whose electric conductivity it is transparent and is high, and ] The ITO film formation method for the semiconductor photoelectric element characterized by heating and carrying out an annealing to a predetermined temperature after forming said ITO film to said semiconductor photoelectric element.

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the technology which forms an ITO film in the semiconductor photoelectric element which changes light and electricity.

[0002]

[Description of the Prior Art] The semiconductor photoelectric element which the light emitting diode of a surface-emitting type, a photo-diode, a photo transistor, a solar battery, etc. change electricity into light, or changes light into electricity is known widely. [ a semiconductor photoelectric element ] although the electrode was attached to both sides of an element, drive voltage is impressed or such a semiconductor photoelectric element has taken out development electric current it is necessary to make it check neither luminescence nor light-receiving about the electrode by the side of a luminescence side or an acceptance surface -- as a way stage for it -- In<sub>2</sub> O<sub>3</sub>-SnO<sub>2</sub> from -- it considers preparing the ITO film which changes and whose electric conductivity it is transparent and is high.

[0003]

[Problem to be solved by the invention] However, when the above-mentioned ITO film was formed on the surface of a semiconductor by sputtering etc., the contact resistance between both was high and was not necessarily practical. Drawing 5 is an example of the current/voltage characteristics at the time of forming an ITO film in the GaAs semiconductor widely used for the semiconductor photoelectric element, needs the voltage of about 3.6v for sending 50mA electric current, and cannot apply it to the light emitting diode which wants to operate about 1.6V.

[0004] There is a place which succeeded in this invention against the background of the above situation, and is made into the purpose in reducing the contact resistance between a semiconductor and an ITO film.

[0005]

[Means for solving problem] As opposed to the semiconductor photoelectric element from which this invention changes light and electricity in order to attain this purpose In<sub>2</sub> O<sub>3</sub>-SnO<sub>2</sub> from -- it is the method of forming the ITO film which changes and whose electric conductivity it is transparent and is high, and after forming said ITO film to said semiconductor photoelectric element, it is characterized by heating and carrying out an annealing to a predetermined temperature.

[0006]

[Working example] One work example of this invention is hereafter explained in detail based on Drawings.

[0007] Drawing 1 is the figure to explain the structure of the surface-emitting type light emitting diode 10 as a semiconductor photoelectric element, and on p-GaAs substrate 12 [ with epitaxial growth technology, such as the MOCVD (organic metal chemical vapor deposition) method, ] The

semiconductor multilayer film reflector 14, the p-AlGaAs cladding layer 16, the p-GaAs active layer 18, the n-AlGaAs cladding layer 20, and the n-GaAs cap layer 22 are laminated one by one by predetermined thickness, respectively. the cap layer 22 top -- In<sub>2</sub>O<sub>3</sub>-SnO<sub>2</sub> from -- while ITO film 24 which changes and whose electric conductivity it is transparent and is high is formed, the metal electrodes 26 and 28 are attached to the part on the ITO film 24, and the undersurface of a substrate 12, respectively. After the membrane formation, under the nitrogen-gas-atmosphere mind which is about 100 ppm, oxyecoa partial pressure holds ITO film 24 for 5 minutes at 800 degrees C, and anneals it at them while it is formed on the cap layer 22 of sputtering. In addition, the thickness of each part in drawing 1 is not necessarily what was shown at an exact rate.

[0008] As for this surface-emitting type light emitting diode 10, double hetero structure is constituted by the p-AlGaAs cladding layer 16, the p-GaAs active layer 18, and the n-AlGaAs cladding layer 20. By impressing forward voltage between electrodes 26 and 28, light is emitted from an active layer 18, ITO film 24 is passed, and it is emitted from the upper surface 30. Said semiconductor multilayer film reflector 14 reflects the light which advanced to the substrate 12 side by light wave interference, and, thereby, high optical power is obtained.

[0009] Here, in this example, while the current distribution in an element serves as abbreviation homogeneity and light is emitted throughout an active layer 18 even if an electrode 26 is small since ITO film 24 whose electric conductivity it is transparent and is high is formed under the electrode 26, light is taken out good through ITO film 24. And since the annealing is given after membrane formation, the contact resistance between the cap layers 22 is low, for example, the voltage drop in the case of sending the electric current which is 50mA is about 0.1V, and this ITO film 24 can operate the surface-emitting type light emitting diode 10 good on about [ 1.6V ] voltage.

[0010] In order to clarify the resistance reduction effect by the above-mentioned annealing, the ITO film was formed in the GaAs semiconductor and current/voltage characteristics were investigated. (a) of drawing 2 is the prepared GaAs semiconductor 40, board thickness is 350 micrometers and sizes are 40mm x 40mm. ITO film 42 was formed in this GaAs semiconductor 40 by sputtering, and the test piece 44 shown at (b) of this figure was produced. Membrane formation conditions Ar pressure:3mTorr (flow rate 40SCCM), oxygen flow rate:0.2SCCM, supplied power: -- about -- 80W (constant current source DC260mA), substrate temperature:350 degree C, clearance:65mm with a target, membrane formation time:32 minutes and 19 seconds, and use target:ITO HP article (SnO<sub>2</sub> 10wt%) 4"phi it is . Then, as shown in (c) of this figure, on both sides of the above-mentioned test piece 44, the annealing was given from the upper and lower sides with a pair of GaAs semiconductors 46 and 48. The annealing was performed by carrying out room temperature cooling, after oxyecoa partial pressure held for 5 minutes at 400 degrees C under the nitrogen-gas-atmosphere mind which is about 100 ppm. In order to keep As of the GaAs semiconductor 40 from flying, inserting a test piece 44 with the GaAs semiconductors 46 and 48 heated by nitrogen-gas-atmosphere mind in order to prevent oxidation of the GaAs semiconductor 40. And while attaching the metal electrode 50 all over the undersurface by the side of the GaAs semiconductor 40 of the taken-out test piece 44, the metal electrode 52 was attached to a part

of upper surface of ITO film 42, and current/voltage characteristics were investigated. The sizes of the metal electrode 52 are 350 micrometers x 350 micrometers.

[0011] Drawing 3 is the figure showing the above-mentioned test result, and voltage required to send 50mA electric current is about 0.9v. [ similarly / case / where the cooking temperature of an annealing is 650 degrees C, 700 degrees C, 750 degrees C, and 800 degrees C ] Current/voltage characteristics are investigated, respectively, it is drawing 4 which plotted voltage required to send 50mA electric current, and it is set to about 0.1v when an annealing is carried out at 800 degrees C like said work example. [ drawing 5 / the result of having attached electrodes 50 and 52 and having investigated current/voltage characteristics without giving an annealing to said test piece 44 ] on the other hand in this case, sending 50mA electric current -- about -- the voltage of 3.6V is required, and if an annealing is given after forming ITO film 42 from results, such as this, it turns out that the contact resistance between the GaAs semiconductors 40 is reduced sharply.

[0012] In addition, although the upper example explained the surface-emitting type light emitting diode 10, this invention may be similarly applied to other semiconductor photoelectric elements, such as a photo-diode and a solar battery, and the semiconductor photoelectric element using semiconductors other than GaAs.

[0013] Moreover, although heat time explained the case where cooking temperature was 400 degrees C - 800 degrees C, in 5 minutes in the above-mentioned example of an examination, annealing conditions may be changed suitably. However, about 650 degrees C or more of cooking temperature are desirable so that clearly from drawing 4. It can change suitably also about the membrane formation means and membrane formation conditions at the time of forming an ITO film.

[0014]

[Effect of the Invention] Thus, if an annealing is given after forming an ITO film, contact resistance will be reduced sharply and will become possible [ using a transparent ITO film for the electrode part of a semiconductor photoelectric element ].

[Brief Description of the Drawings]

[Drawing 1] It is a figure explaining an example of the surface-emitting type light emitting diode in which the ITO film was prepared according to this invention method.

[Drawing 2] In order to clarify the effect of this invention, it is a figure explaining the test method at the time of forming an ITO film in a GaAs semiconductor, giving an annealing, and investigating current/

voltage characteristics.

[Drawing 3] It is the figure showing current/voltage characteristics in case the cooking temperature of an annealing is 400 degrees C.

[Drawing 4] It is the figure showing voltage required to send 50mA electric current with a relation with the cooking temperature of an annealing.

[Drawing 5] It is the figure showing the current/voltage characteristics at the time of not giving an annealing.

[Explanations of letters or numerals] 10: Surface-emitting type light emitting diode (semiconductor photoelectric element) 24 : ITO film

---

[Translation done.]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-188455

(43)公開日 平成6年(1994)7月8日

(51)Int.Cl. <sup>4</sup>	識別記号	庁内整理番号	FI	技術表示箇所
H 0 1 L 33/00	E	7376-4M		
C 2 3 C 14/08		9271-4K		
14/34		9046-4K		
14/58		8520-4K		
		7376-4M		

H 0 1 L 31/ 04 H  
審査請求 未請求 請求項の数1(全 4 頁) 最終頁に続く

(21)出願番号 特願平4-355541  
(22)出願日 平成4年(1992)12月18日

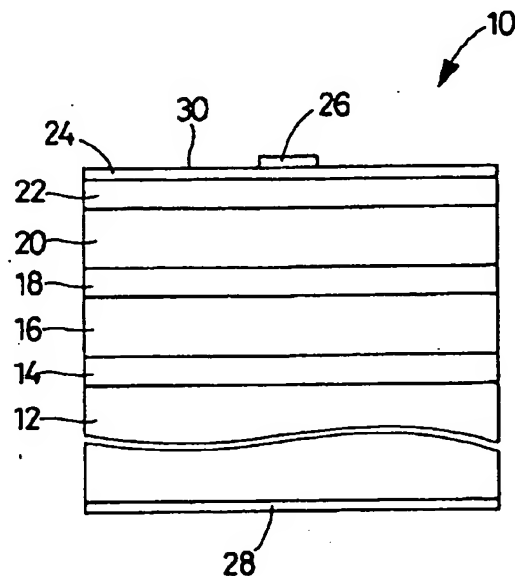
(71)出願人 000003713  
大同特殊鋼株式会社  
愛知県名古屋市中区錦一丁目11番18号  
(72)発明者 加藤 俊宏  
愛知県春日井市中央台八丁目7番地の4  
(72)発明者 岡澤 寛源  
愛知県東海市加木屋町南鹿持18  
(74)代理人 弁理士 池田 裕幸 (外2名)

(54)【発明の名称】 半導体光電素子に対するITO膜形成方法

(57)【要約】

【目的】 半導体光電素子の電極部に透明で導電率の高いITO膜を設けた場合に問題となるコンタクト抵抗を低減する。

【構成】 面発光型発光ダイオード10のキャップ層22上にスパッタリングによってITO膜24を形成した後、800℃程度に5分間保持してアニールする。



## 【特許請求の範囲】

【請求項1】 光と電気とを交換する半導体光電素子に対して、 $\text{In}_2\text{O}_3-\text{SnO}_2$  から成る透明で導電率の高いITO膜を形成する方法であって、前記半導体光電素子に前記ITO膜を成膜した後、所定の温度まで加熱してアニールすることを特徴とする半導体光電素子に対するITO膜形成方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は光と電気とを交換する半導体光電素子にITO膜を形成する技術に関するものである。

## 【0002】

【従来の技術】 面発光型の発光ダイオードやホトダイオード、ホトトランジスタ、太陽電池など、電気を光に変換したり光を電気に変換したりする半導体光電素子が広く知られている。このような半導体光電素子は、素子の両面に電極が取り付けられて駆動電圧を印加したり発生電流を取り出したりしているが、発光面や受光面側の電極については、発光や受光を阻害しないようにする必要があり、そのための一手段として、 $\text{In}_2\text{O}_3-\text{SnO}_2$  から成る透明で導電率の高いITO膜を設けることが考えられている。

## 【0003】

【発明が解決しようとする課題】 しかしながら、上記ITO膜をスパッタリング等によって半導体の表面に形成した場合、両者間のコンタクト抵抗が高く、必ずしも実用的ではなかった。図5は、半導体光電素子に広く用いられているGaAs半導体にITO膜を形成した場合の電流-電圧特性の一例で、50mAの電流を流すのに約3.6V程度の電圧を必要とし、1.6V程度で動作させたい発光ダイオードなどには適用できない。

【0004】 本発明は以上の事情を背景として為されたもので、その目的とするところは、半導体とITO膜との間のコンタクト抵抗を低減することにある。

## 【0005】

【課題を解決するための手段】 かかる目的を達成するために、本発明は、光と電気とを交換する半導体光電素子に対して、 $\text{In}_2\text{O}_3-\text{SnO}_2$  から成る透明で導電率の高いITO膜を形成する方法であって、前記半導体光電素子に前記ITO膜を成膜した後、所定の温度まで加熱してアニールすることを特徴とする。

## 【0006】

【実施例】 以下、本発明の一実施例を図面に基づいて詳細に説明する。

【0007】 図1は、半導体光電素子としての面発光型発光ダイオード10の構造を説明する図で、p-GaAs基板12上には、MOCVD（有機金属化学気相成長）法等のエピタキシャル成長技術により、半導体多層膜反射鏡14、p-AlGaAsクラッド層18、p-

GaAs活性層18、n-AlGaAsクラッド層20、およびn-GaAsキャップ層22が、それぞれ所定の膜厚で順次積層されている。キャップ層22上には、 $\text{In}_2\text{O}_3-\text{SnO}_2$  から成る透明で導電率の高いITO膜24が設けられているとともに、そのITO膜24上の一部と基板12の下面にはそれぞれ金属電極26、28が取り付けられている。ITO膜24は、スパッタリングによってキャップ層22上に形成されているとともに、その成膜後に、酸素分圧が100ppm程度の窒素雰囲気下で800℃に5分間保持してアニールする。なお、図1における各部の厚さは必ずしも正確な割合で示したものではない。

【0008】 かかる面発光型発光ダイオード10は、p-AlGaAsクラッド層18、p-GaAs活性層18、およびn-AlGaAsクラッド層20によってダブルヘテロ構造が構成されており、電極26、28間に順電圧が印加されることにより、活性層18から光が発せられ、ITO膜24を通過して上面30から放出される。前記半導体多層膜反射鏡14は、基板12側へ進行した光を光波干渉によって反射するもので、これにより高い光出力が得られる。

【0009】 ここで、本実施例では、電極26の下に透明で導電率の高いITO膜24が設けられているため、電極26が小さくても素子内の電流分布が略均一となり、活性層18の全域で光が発せられるとともに、ITO膜24を通して光が良好に取り出される。しかも、このITO膜24は、成膜後にアニールが施されているため、キャップ層22との間のコンタクト抵抗が低く、例えば50mAの電流を流す場合の電圧降下は0.1V程度であり、1.6V程度の電圧で面発光型発光ダイオード10を良好に動作させることができる。

【0010】 上記アニールによる抵抗低減効果を明らかにするため、GaAs半導体にITO膜を形成して電流-電圧特性を調べた。図2の(a)は用意したGaAs半導体40で、板厚は350μm、大きさは40mm×40mmである。かかるGaAs半導体40に、スパッタリングによりITO膜42を形成し、同図の(b)に示すテストピース44を作製した。成膜条件は、Ar圧力：3mTorr（流量40SCCM）、酸素流量：0.2SCCM、投入電力：約80W（定電流源DC260mA）、基板温度：350℃、ターゲットとの離間距離：65mm、成膜時間：32分19秒、使用ターゲット：ITO HP品（ $\text{SnO}_2$  10wt%）4"φである。その後、同図の(c)に示すように一對のGaAs半導体46、48で上記テストピース44を上下から挟んでアニールを施した。アニールは、酸素分圧が100ppm程度の窒素雰囲気下で400℃に5分間保持した後、室温冷却することにより行った。GaAs半導体46、48でテストピース44を挟むのは、GaAs半導体40のAsが飛ばないようにするため、窒素



雰囲気中で加熱したのは、GaAs半導体40の酸化を防止するためである。そして、取り出したテストピース44のGaAs半導体40側の下面全面に金属電極50を取り付けるとともに、ITO膜42の上面の一部に金属電極52を取り付け、電流-電圧特性を調べた。金属電極52の大きさは、 $350\mu\text{m} \times 350\mu\text{m}$ である。

【0011】図3は、上記試験結果を示す図で、50mAの電流を流すのに必要な電圧は約0.9Vである。同様にして、アニールの加熱温度が650℃、700℃、750℃、および800℃の場合について、それぞれ電流-電圧特性を調べ、50mAの電流を流すのに必要な電圧をプロットしたものが図4であり、前記実施例のように800℃でアニールした場合には約0.1Vになる。一方、図5は、前記テストピース44にアニールを施すことなく電極50、52を取り付けて電流-電圧特性を調べた結果で、この場合には50mAの電流を流すのに約3.6Vの電圧が必要であり、これ等の結果からITO膜42を成膜した後にアニールを施せば、GaAs半導体40との間のコンタクト抵抗が大幅に低減されることが判る。

【0012】なお、上例では面発光型発光ダイオード10について説明したが、ホトダイオードや太陽電池などの他の半導体光電素子、GaAs以外の半導体を用いた半導体光電素子にも本発明は同様に適用され得る。

【0013】また、上記試験例では加熱時間が5分で加\*

\* 熱温度が400℃～800℃の場合について説明したが、アニール条件は適宜変更され得る。但し、図4から明らかなように加熱温度は650℃程度以上が望ましい。ITO膜を形成する際の成膜手段や成膜条件についても適宜変更できる。

【0014】

【発明の効果】このように、ITO膜を成膜した後にアニールを施せばコンタクト抵抗が大幅に低減され、半導体光電素子の電極部に透明なITO膜を用いることが可能となる。

【図面の簡単な説明】

【図1】本発明方法に従ってITO膜が設けられた面発光型発光ダイオードの一例を説明する図である。

【図2】本発明の効果を明らかにするため、GaAs半導体にITO膜を形成してアニールを施し、電流-電圧特性を調べる際の試験方法を説明する図である。

【図3】アニールの加熱温度が400℃の場合の電流-電圧特性を示す図である。

【図4】50mAの電流を流すのに必要な電圧を、アニールの加熱温度との関係で示す図である。

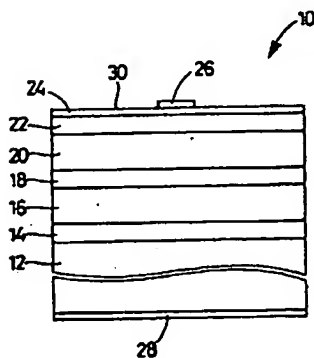
【図5】アニールを施さなかった場合の電流-電圧特性を示す図である。

【符号の説明】

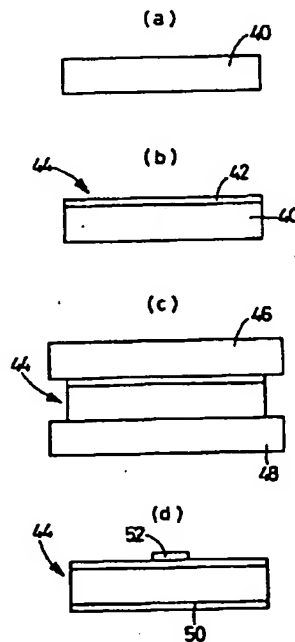
10：面発光型発光ダイオード（半導体光電素子）

24：ITO膜

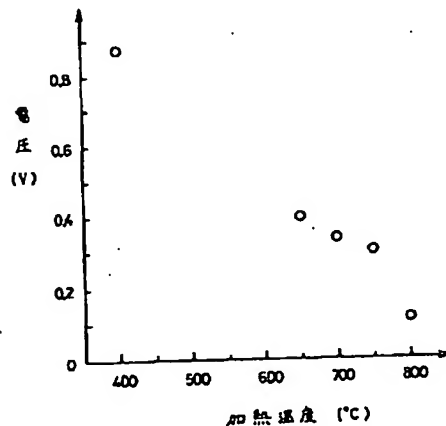
【図1】



【図2】



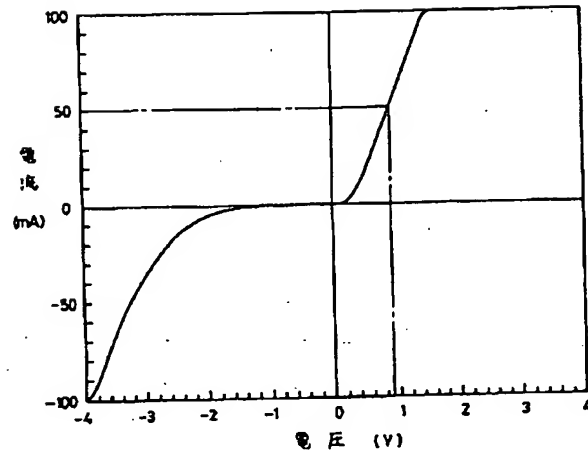
【図4】



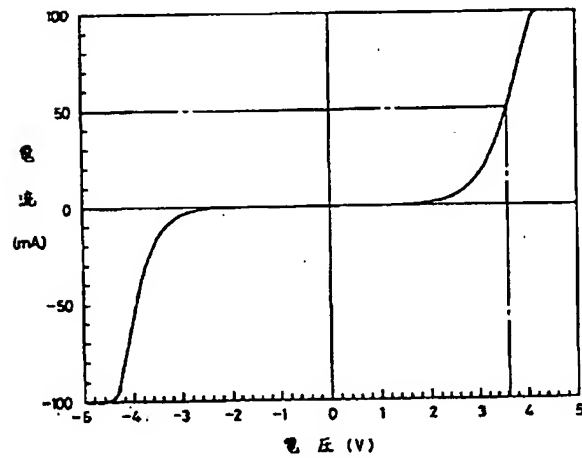
(4)

特開平6-188455

【図3】



【図5】



フロントページの続き

(51)Int. Cl.<sup>7</sup>  
H01L 31/04

識別記号 庁内整理番号

F I

技術表示箇所